

**ИССЛЕДОВАНИЕ ПРИМЕНИМОСТИ АЛГОРИТМОВ
ОБРАБОТКИ ПАКЕТОВ С СОХРАНЕНИЕМ СОСТОЯНИЯ
В ОДНОЙ АРХИТЕКТУРЕ СЕТЕВОГО ПРОЦЕССОРА**

Кузьмин Ярослав Константинович

Студент

Факультет ВМК МГУ имени М. В. Ломоносова, Москва, Россия

E-mail: yaroslav_konst@lvk.cs.msu.ru

Научный руководитель — к.ф.-м.н., доцент

Волканов Дмитрий Юрьевич, Скобцова Юлия Александровна

Сетевой процессор (СП) — это специализированная интегральная схема, предназначенная для обработки пакетов сетевыми устройствами и являющаяся основным функциональным элементом сетевых устройств [3]. В настоящее время активно развиваются программируемые СП. СП данного типа позволяют как загружать новые алгоритмы обработки пакетов, так и определять новые протоколы передачи данных [1].

В настоящее время высокопроизводительные сетевые устройства, способные реализовывать алгоритмы обработки пакетов с хранением состояния, становятся всё более востребованными, например, для построения сетей передачи данных в центрах обработки данных или в сетях телекоммуникационных провайдеров [1]. В подобных сетях применяются алгоритмы обработки пакетов, такие как алгоритм балансировки нагрузки, алгоритм port-knocking или алгоритм быстрого восстановления потока пакетов после отключения канала [2], требующие хранения своего состояния в памяти СП (stateful algorithms). Важно отметить, что состояние такого алгоритма обработки пакетов должно храниться и после завершения обработки пакета. Таким образом, современные требования к сетям приводят к необходимости разработки программируемого СП, позволяющего реализовывать алгоритмы обработки пакетов с хранением состояния.

В ходе работы был проведён анализ существующих аппаратных и программных подходов к хранению состояния алгоритма обработки пакетов с целью выявления особенностей построения архитектур СП. В работе предложена архитектура СП, позволяющая использовать алгоритмы обработки пакетов с хранением состояния. Данная архитектура разработана на основе эмулятора существующего программируемого СП без механизма хранения состояния алгоритма обработки пакетов.

На основе эмулятора было разработано программное средство

для исследования разработанной архитектуры. В рамках экспериментального исследования были исследованы параметрические характеристики разработанной архитектуры СП.

Литература

1. Bifulco R., Rétvári G. A Survey on the Programmable Data Plane: Abstractions, Architectures, and Open Problems // 2018 IEEE 19th International Conference on High Performance Switching and Routing (HPSR), IEEE, 2018, P. 1–7.
2. Cascone C. et al. Traffic Management Applications for Stateful SDN Data Plane // 2015 Fourth European Workshop on Software Defined Networks, IEEE, 2015, P. 85–90.
3. Kornaros G. (ed.). Multi-core embedded systems. CRC Press, 2018.